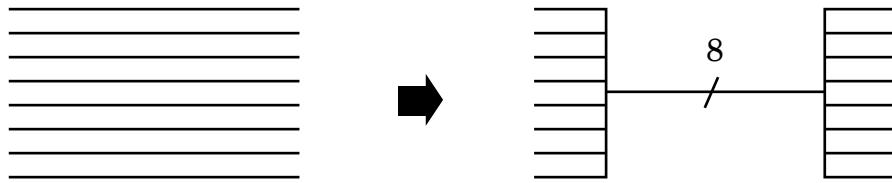


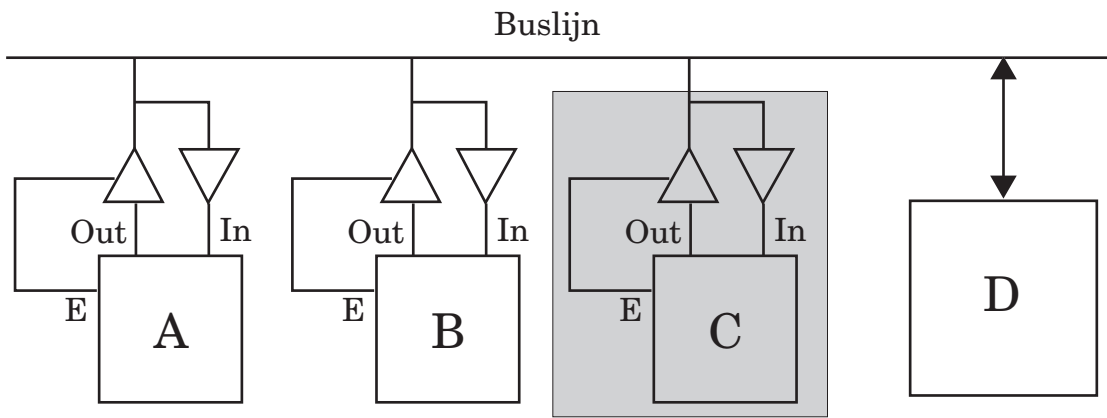
Hoofdstuk 7

Computerarchitectuur



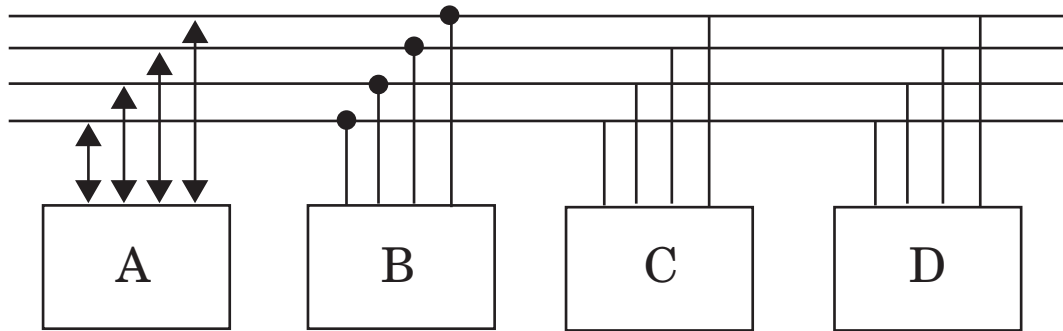
Figuur 7.1: Een busverbinding.

Computersystemen en embedded systemen (LvM)



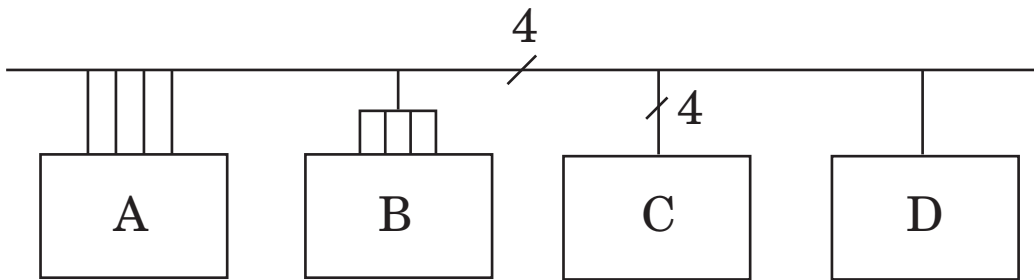
Figuur 7.2: Vier modules op een buslijn.

Computersystemen en embedded systemen (LvM)



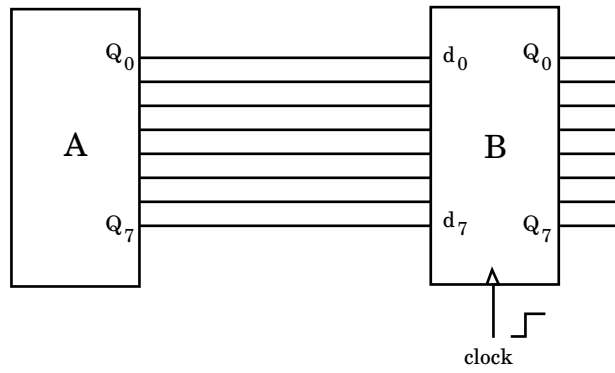
Figuur 7.3: Vier-lijns busverbinding.

Computersystemen en embedded systemen (LvM)



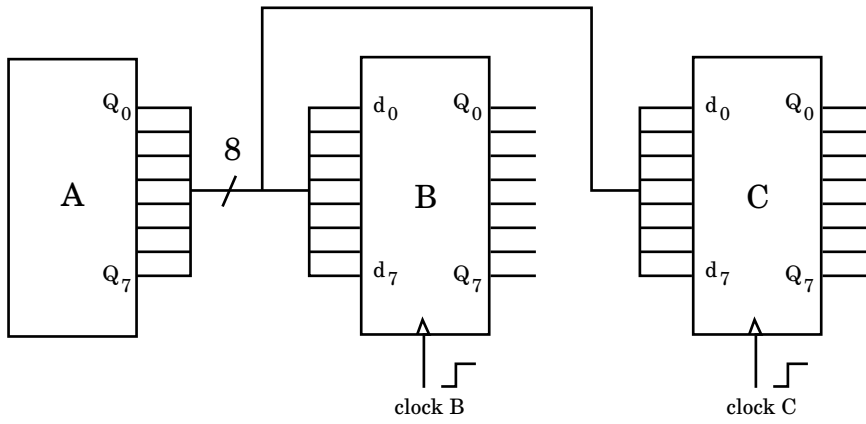
Figuur 7.4: Compacte tekenwijze voor vier-lijns bus.

Computersystemen en embedded systemen (LvM)



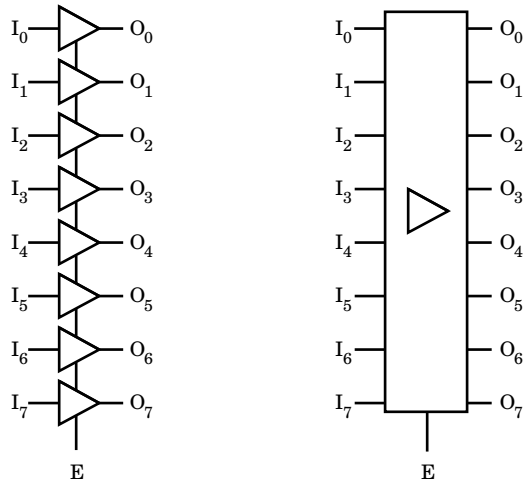
Figuur 7.5: Datatransfer van A naar B.

Computersystemen en embedded systemen (LvM)

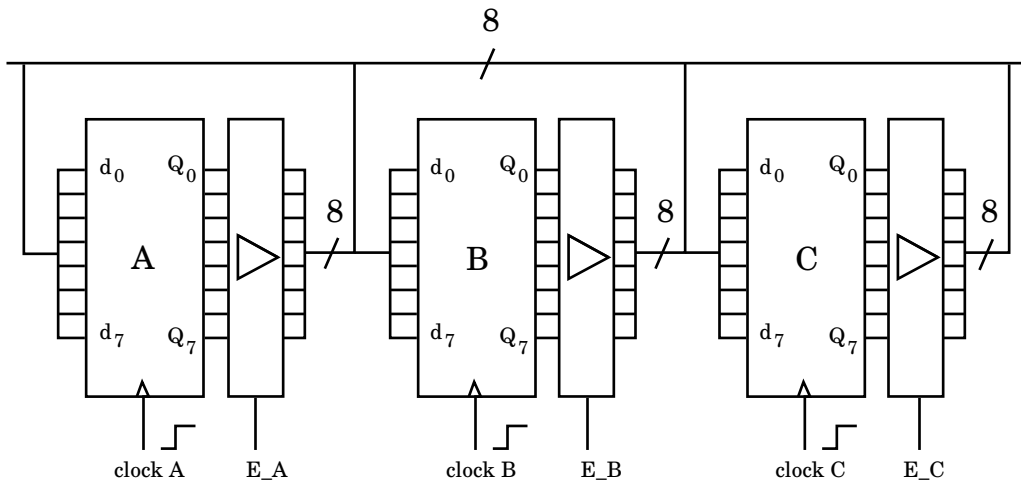


Figuur 7.6: Drie registers.

Computersystemen en embedded systemen (LvM)

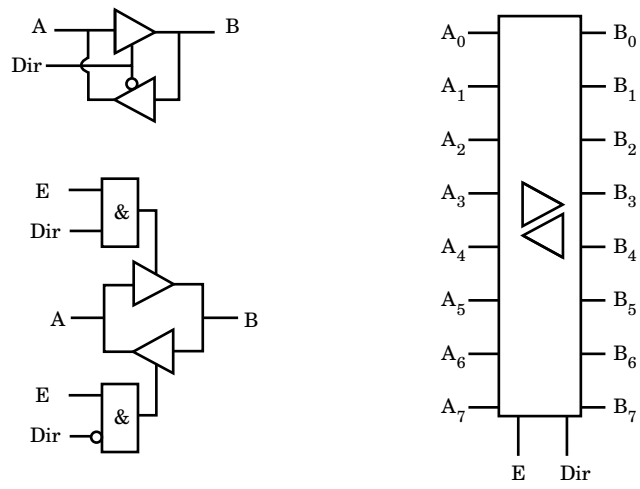


Figuur 7.7: Tristate buffer voor busgebruik.

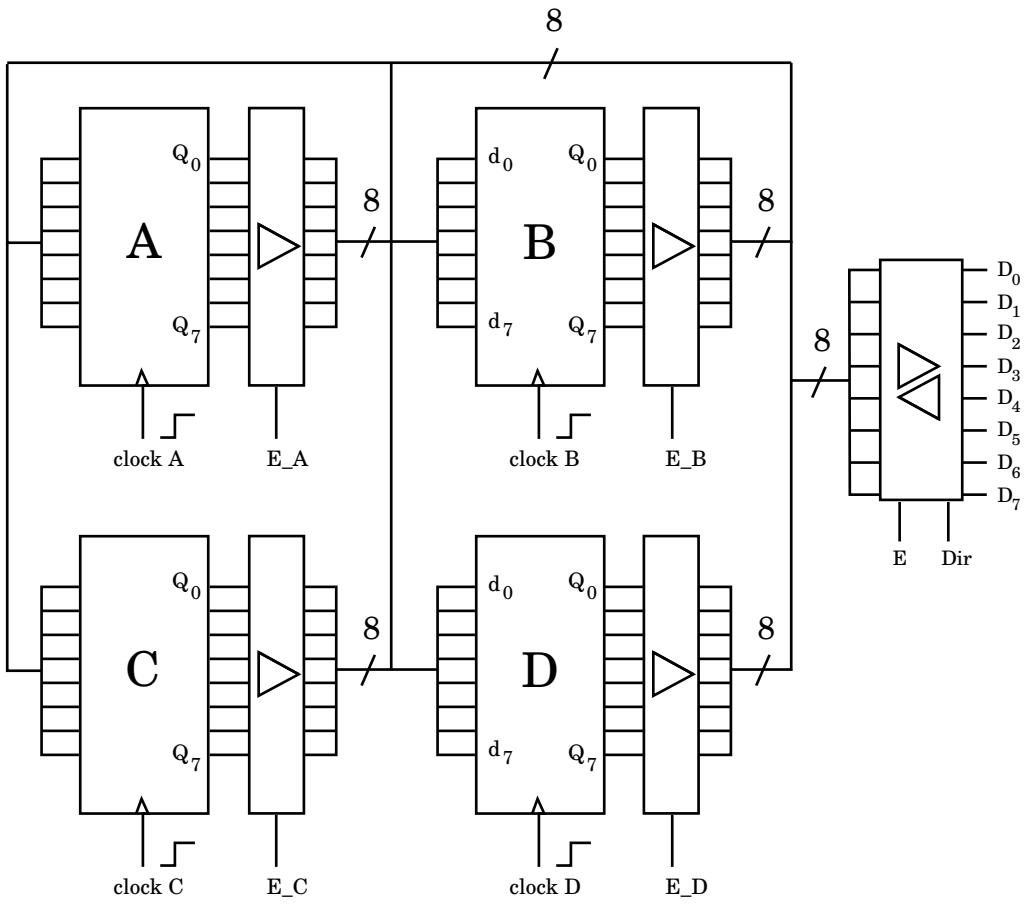


Figuur 7.8: Gebruik van een bus.

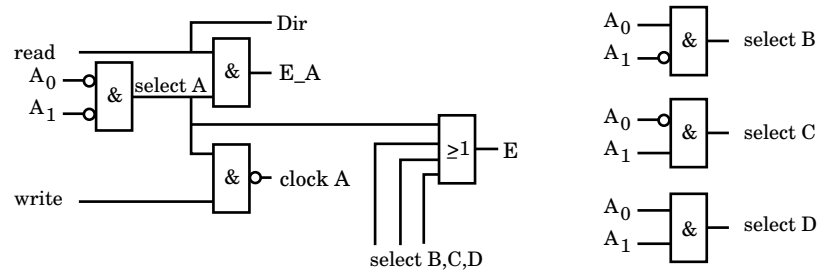
Computersystemen en embedded systemen (LvM)



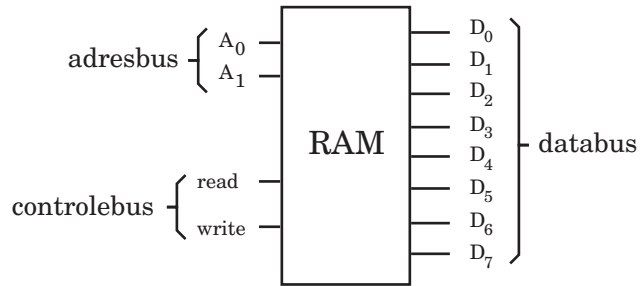
Figuur 7.9: Bidirectionele buffers.



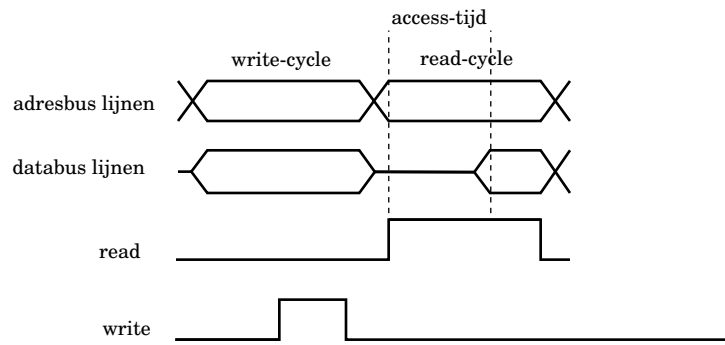
Figuur 7.10: Geheugenmodule met vier registers.



Figuur 7.11: Select-signalen voor de geheugenmodule met vier registers.

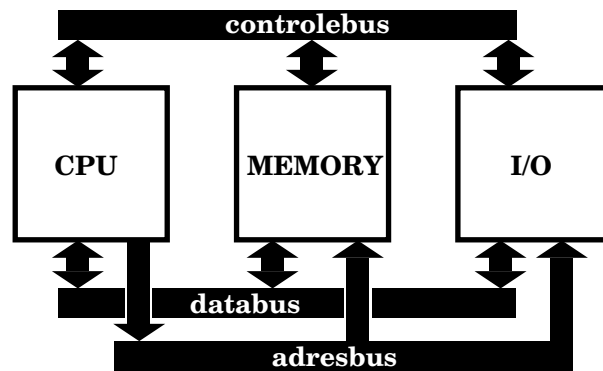


Figuur 7.12: Eenvoudige geheugenmodule.



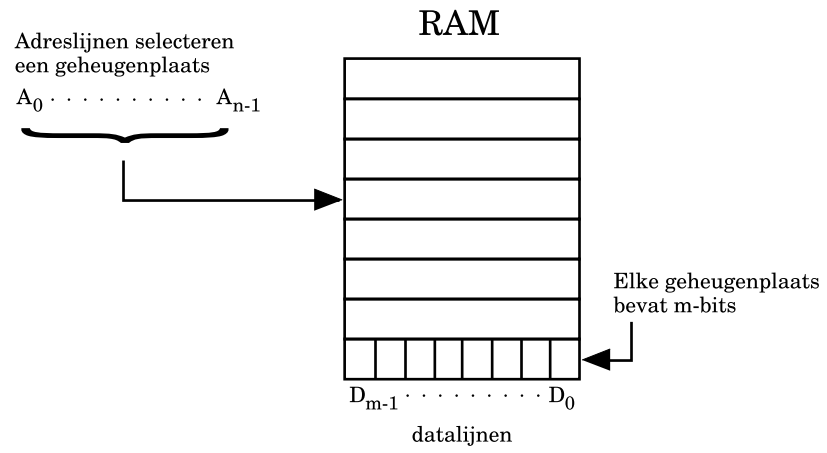
Figuur 7.13: Tijdsdiagram van de geheugenmodule.

Computersystemen en embedded systemen (LvM)

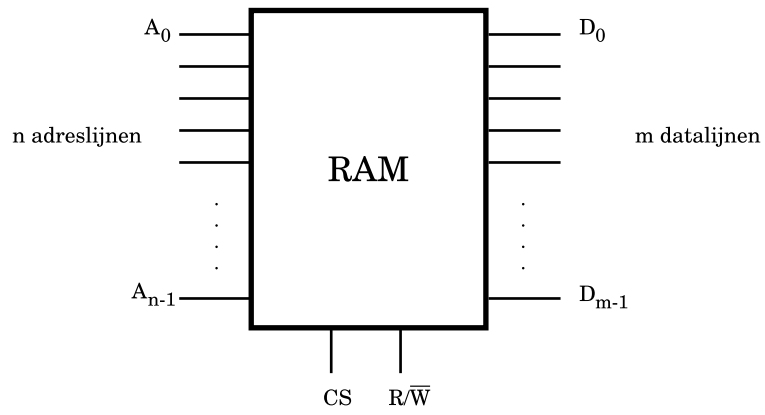


Figuur 7.14: Schematische opbouw van een computersysteem.

Computersystemen en embedded systemen (LvM)

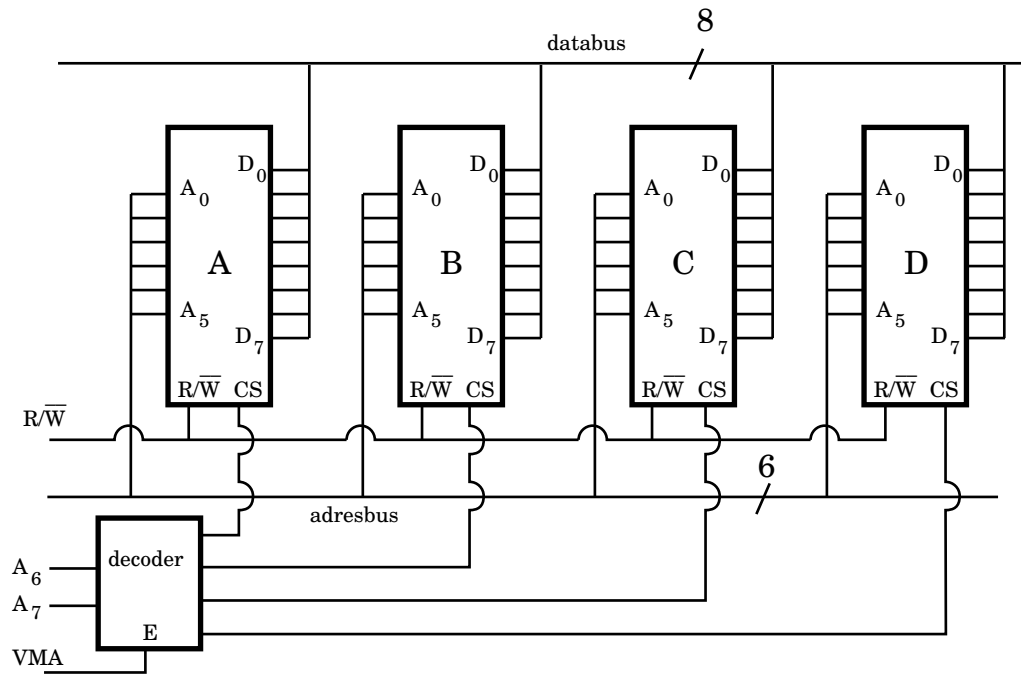


Figuur 7.15: RAM-module gezien door de CPU.

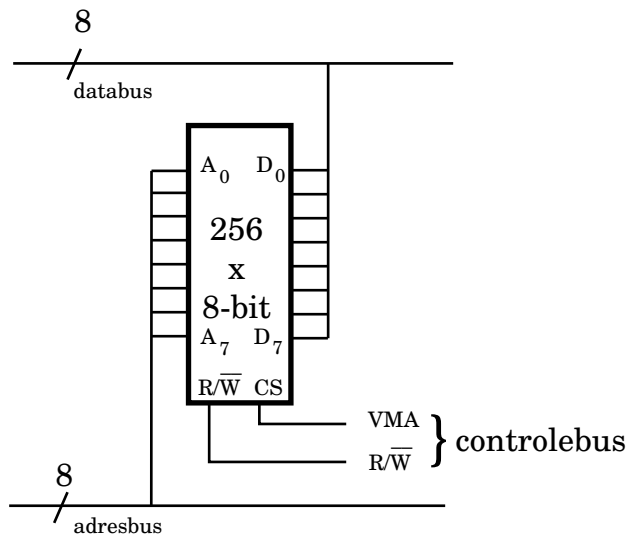


Figuur 7.16: Aansluitingen van een RAM-module.

Computersystemen en embedded systemen (LvM)

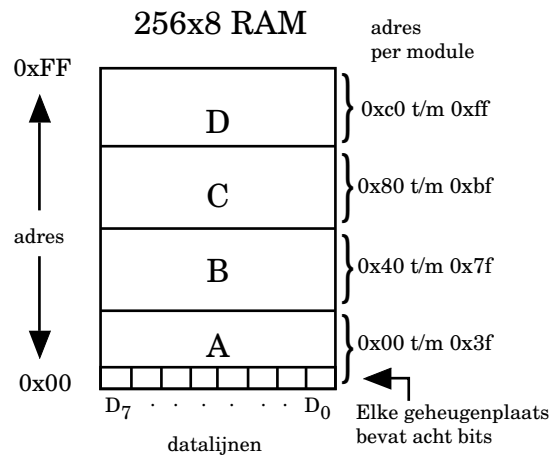


Figuur 7.17: Vier RAM-modulen met eigen adresbereik.

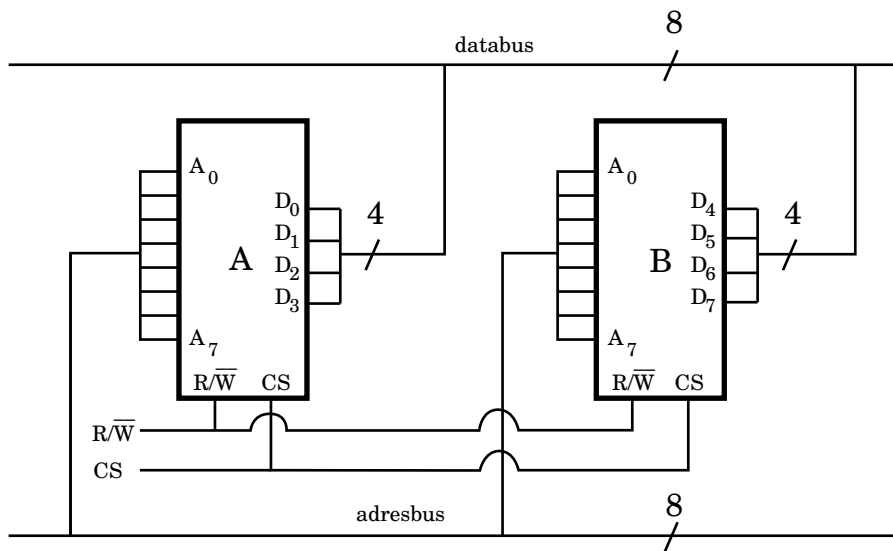


Figuur 7.18: Equivalent van figuur 7.17.

Computersystemen en embedded systemen (LvM)

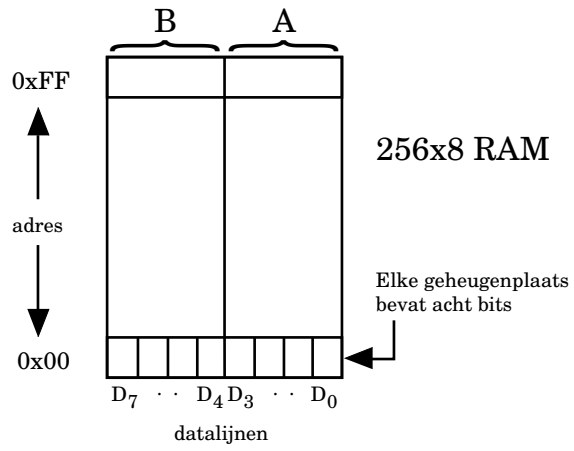


Figuur 7.19: De uit vier submodulen opgebouwde RAM-module.

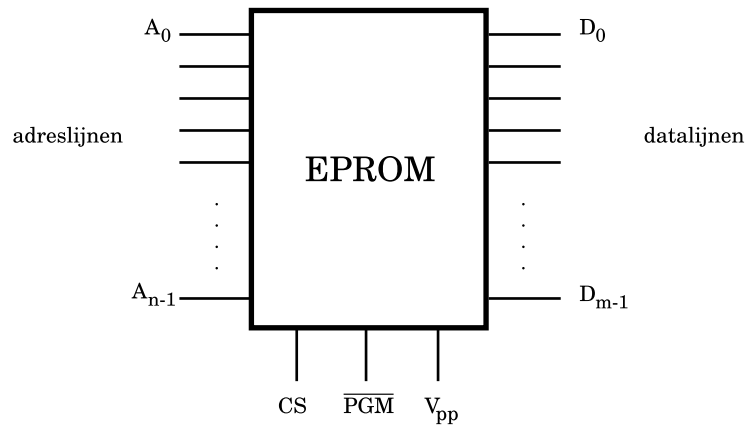


Figuur 7.20: Parallelgeschakelde RAM-modulen.

Computersystemen en embedded systemen (LvM)

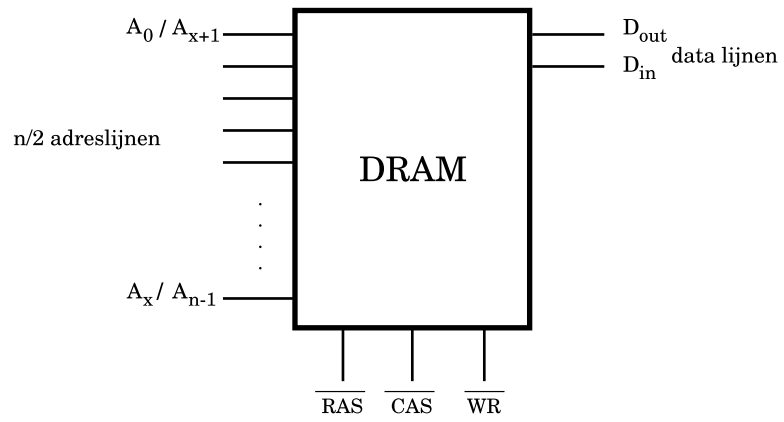


Figuur 7.21: Equivalent van figuur 7.20.



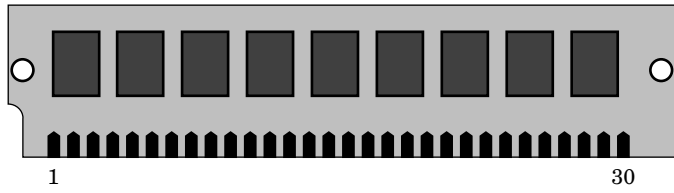
Figuur 7.22: EPROM-module.

Computersystemen en embedded systemen (LvM)



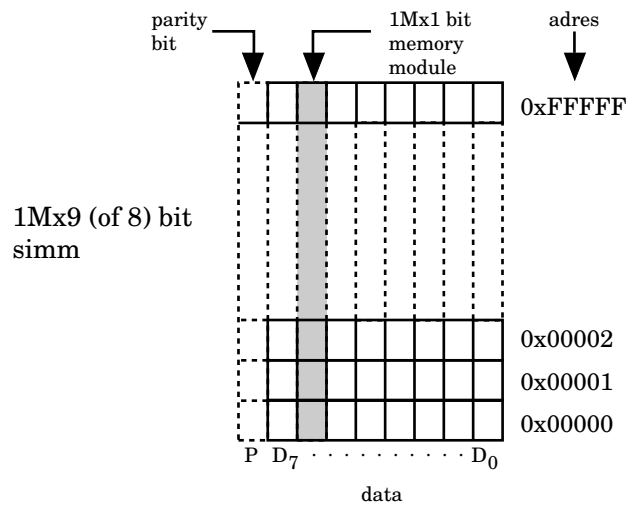
Figuur 7.23: DRAM met RAS- en CAS-lijnen.

Computersystemen en embedded systemen (LvM)

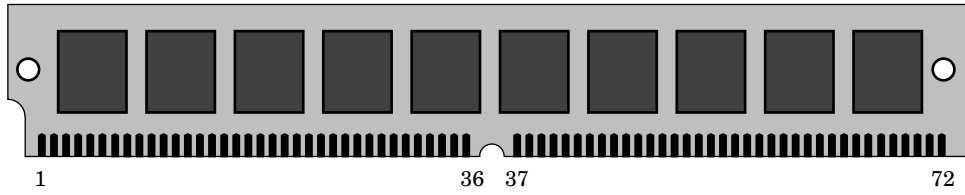


Figuur 7.24: 30-pins simm.

Computersystemen en embedded systemen (LvM)

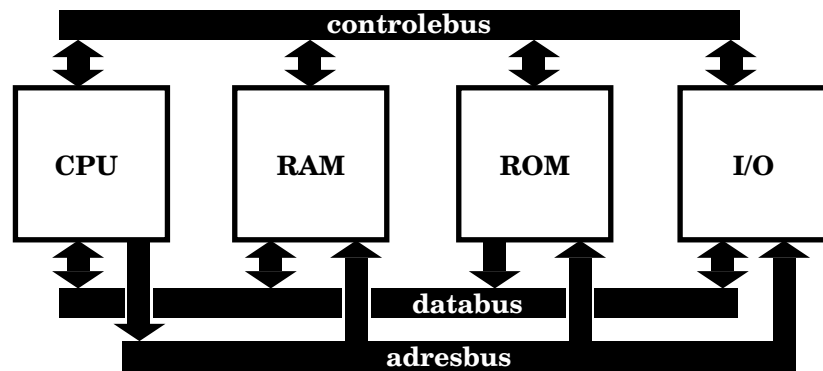


Figuur 7.25: De opbouw van een $9 \times 1\text{Mbit}$ simm.



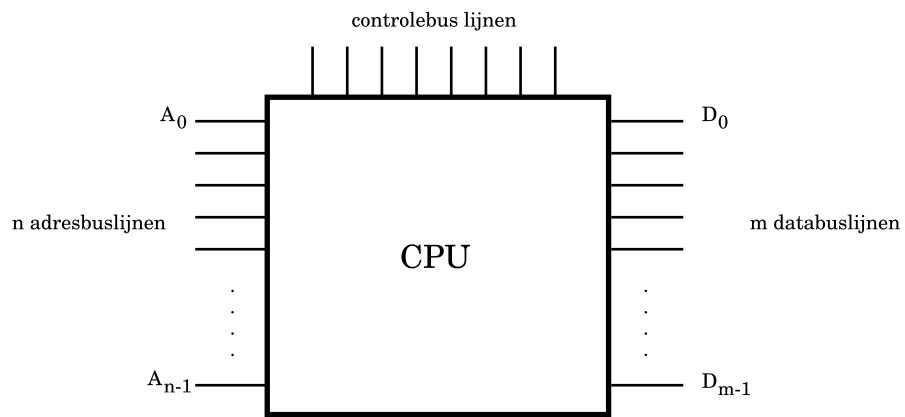
Figuur 7.26: 72-pins simm.

Computersystemen en embedded systemen (LvM)

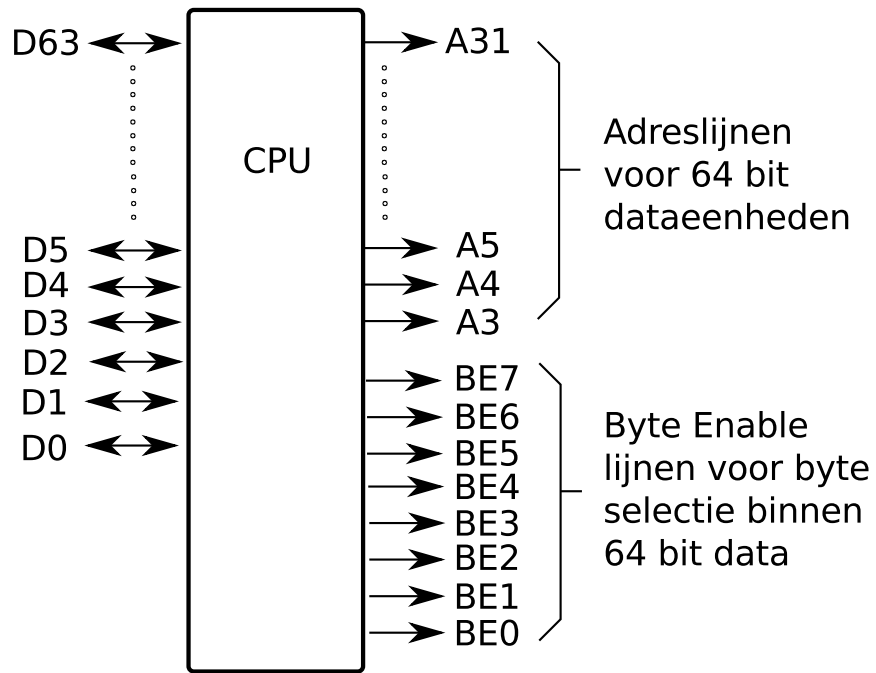


Figuur 7.27: Algemeen blokschema van een computer.

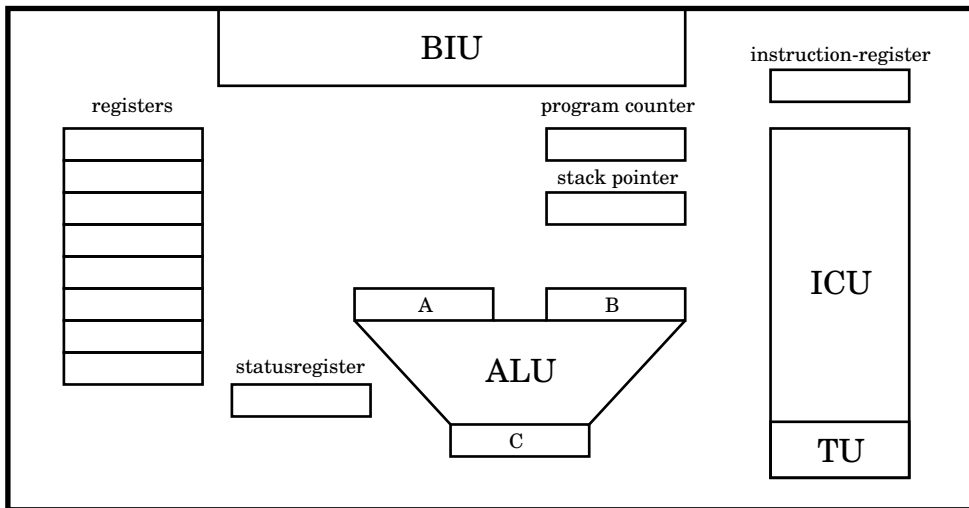
Computersystemen en embedded systemen (LvM)



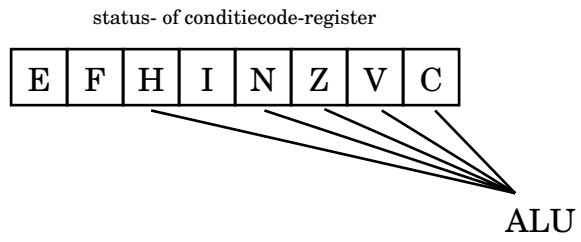
Figuur 7.28: Aansluitingen van een CPU.



Figuur 7.29: Aansluitingen van een CPU.

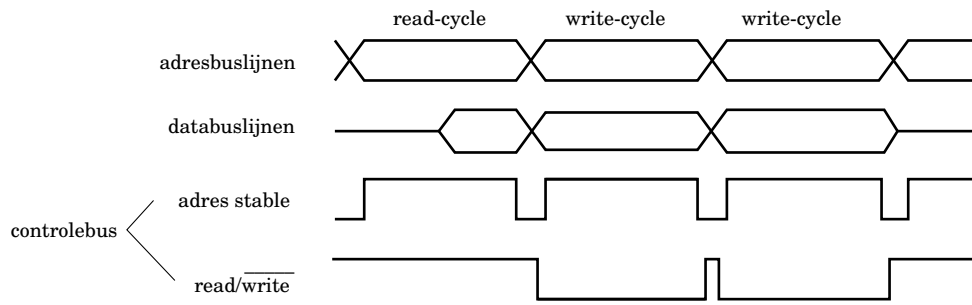


Figuur 7.30: Opbouw van de CPU.

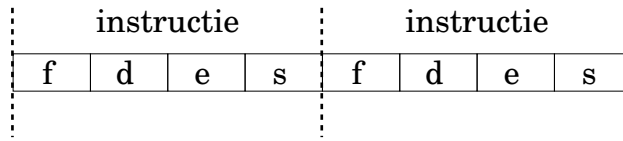


Figuur 7.31: Status- of conditiecoderegister.

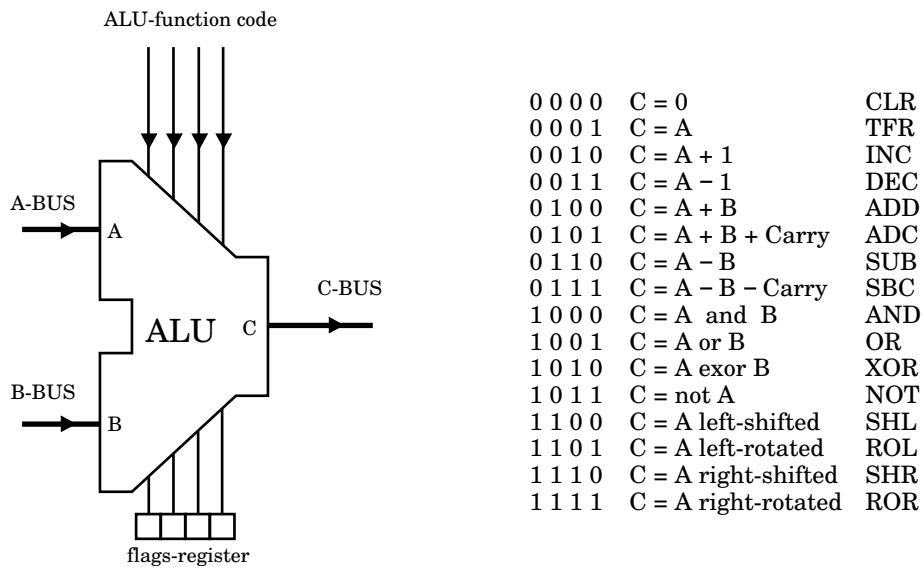
Computersystemen en embedded systemen (LvM)



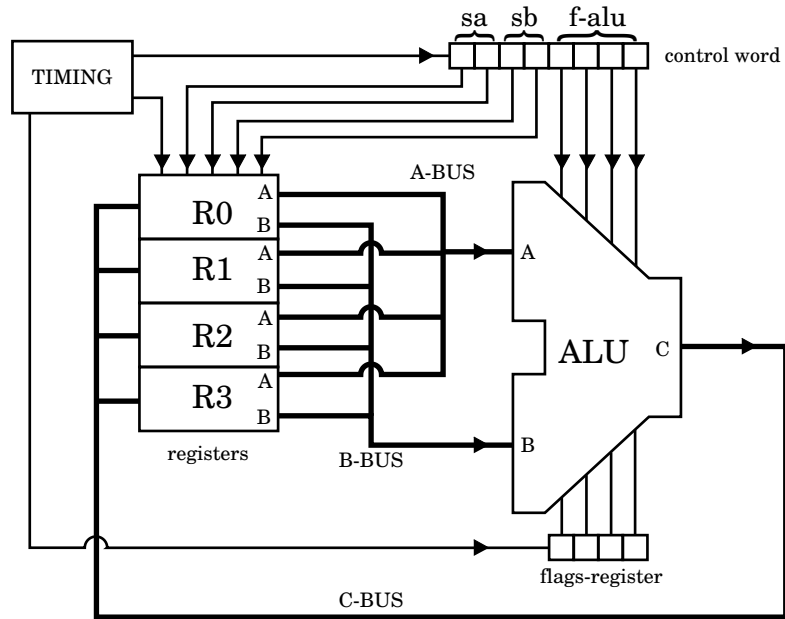
Figuur 7.32: Lees- en schrijfacties van de CPU.



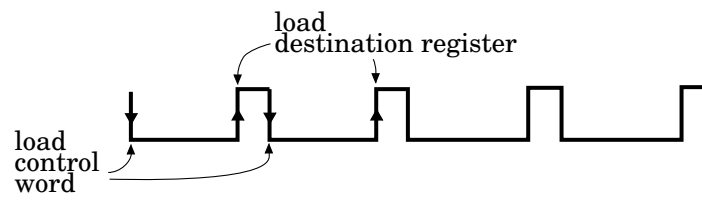
Figuur 7.33: Afhandeling van twee instructies.



Figuur 7.34: ALU met functietabel.



Figuur 7.35: ALU met registers.



Figuur 7.36: Timing signaal voor figuur 7.35.

Computersystemen en embedded systemen (LvM)

adres	data
0000000010000000	00000110
0000000010000001	00001000
0000000010000010	01111011
0000000010000011	00111100
0000000010000100	00110010
0000000010000101	01000101
0000000010000110	00100011
0000000010000111	00000000
0000000010001000	01110110

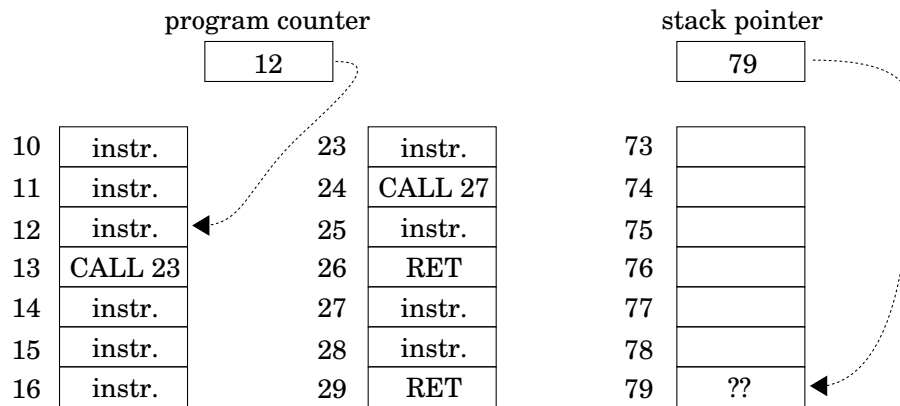
Figuur 7.37: Machinetaal-programma in het geheugen.

Computersystemen en embedded systemen (LvM)

10	instr.
11	instr.
12	instr.
13	CALL 23
14	instr.
15	instr.
16	instr.

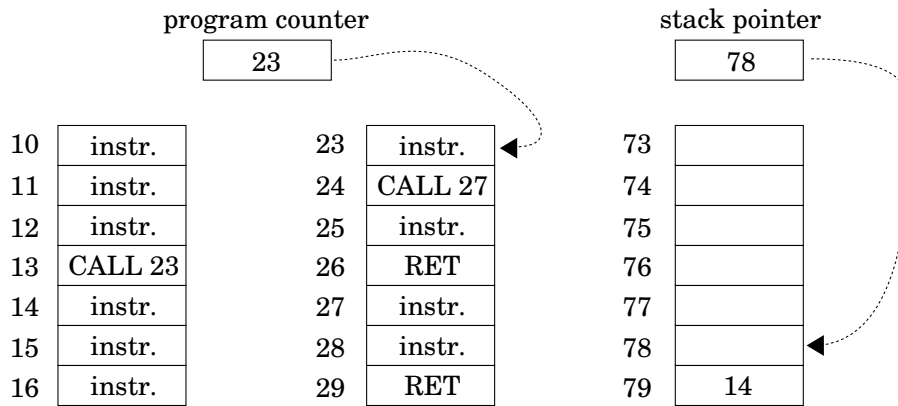
Figuur 7.38: Werking van de stack pointer.

Inhoud program counter en stack pointer na het uitvoeren van instructie op adres 11



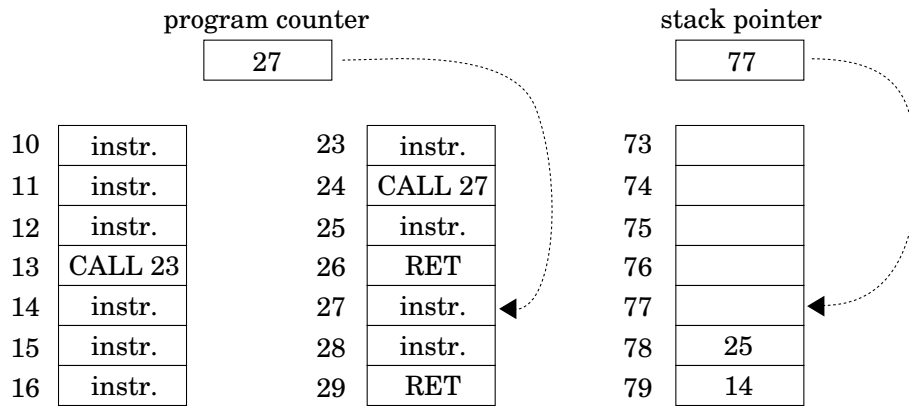
Figuur 7.39: Werking van de stack pointer.

Inhoud program counter en stack pointer na het uitvoeren van instructie CALL 23



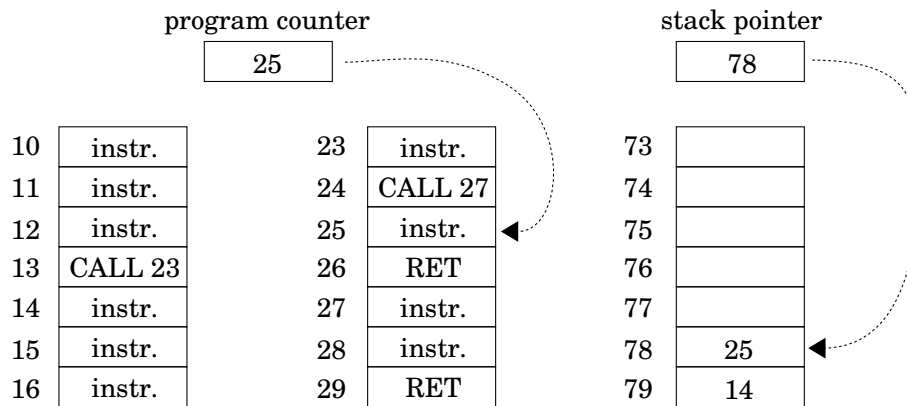
Figuur 7.40: Werking van de stack pointer.

Inhoud program counter en stack pointer na het uitvoeren van instructie CALL 27



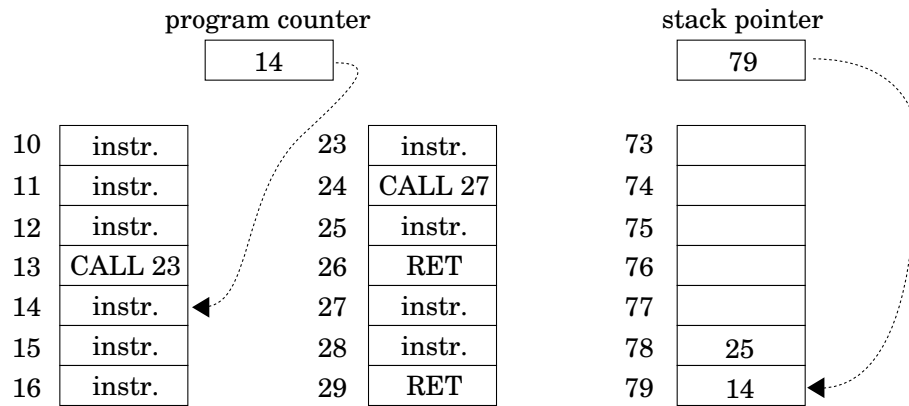
Figuur 7.41: Werking van de stack pointer.

Inhoud program counter en stack pointer na het uitvoeren van instructie RET op adres 29

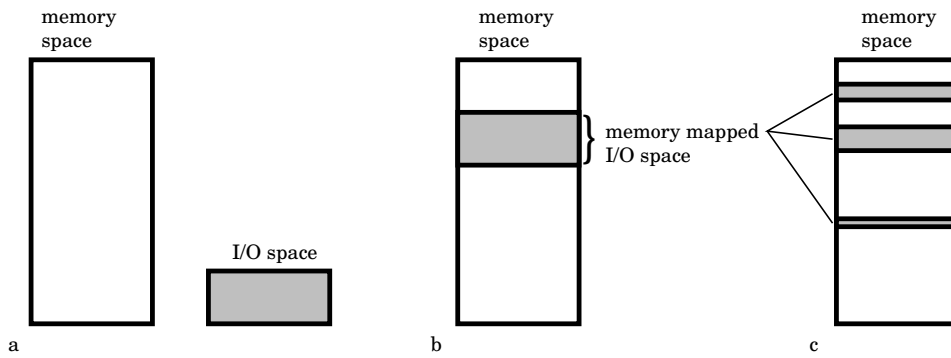


Figuur 7.42: Werking van de stack pointer.

Inhoud program counter en stack pointer na het uitvoeren van instructie RET op adres 26



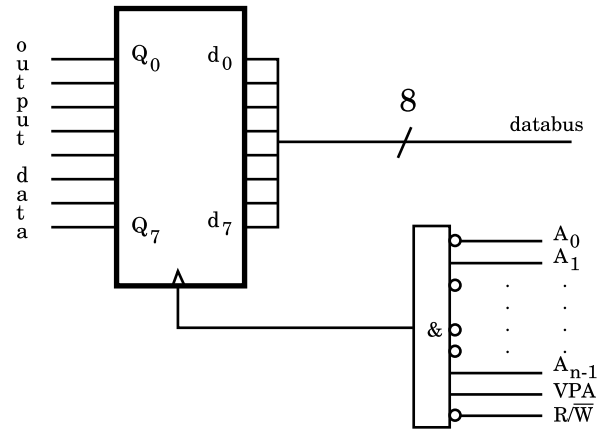
Figuur 7.43: Werking van de stack pointer.



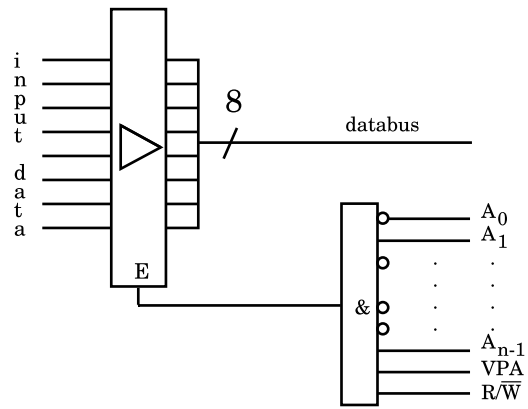
Figuur 7.44: a) Speciale I/O; b) en c) memory mapped I/O.

Computersystemen en embedded systemen (LvM)

] Computersystemen en embedded systemen (LvM)

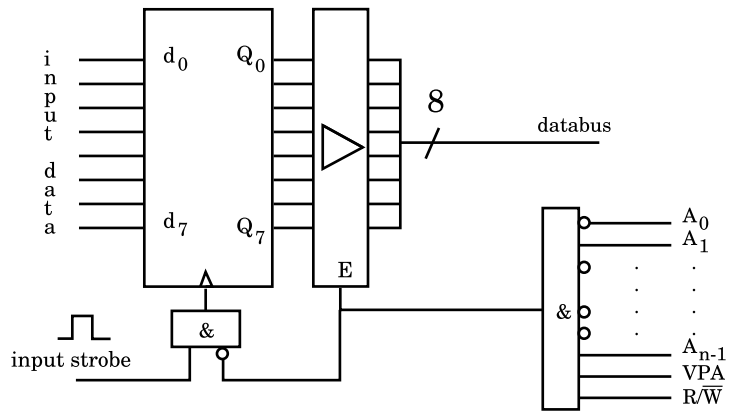


Figuur 7.45: Eenvoudige output-poort.



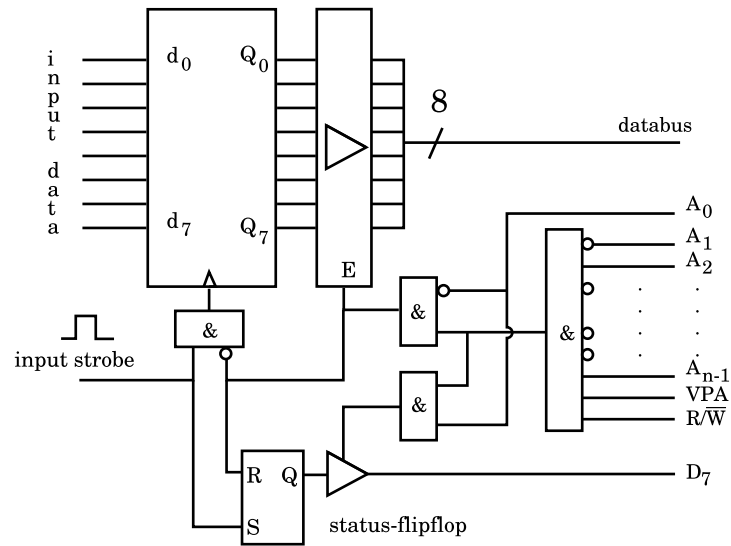
Figuur 7.46: Eenvoudige input-poort.

Computersystemen en embedded systemen (LvM)

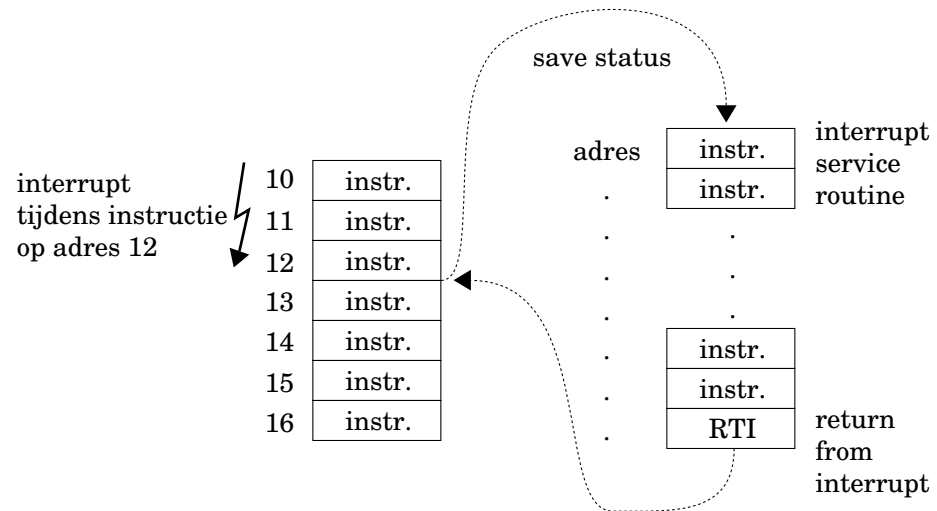


Figuur 7.47: Gebufferde input.

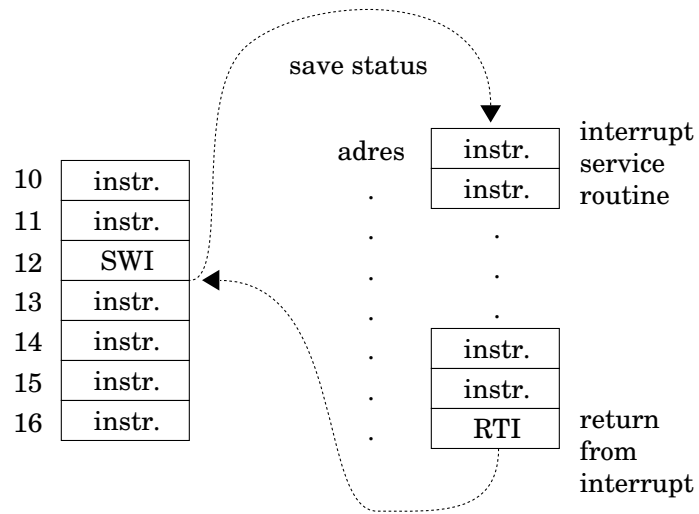
Computersystemen en embedded systemen (LvM)



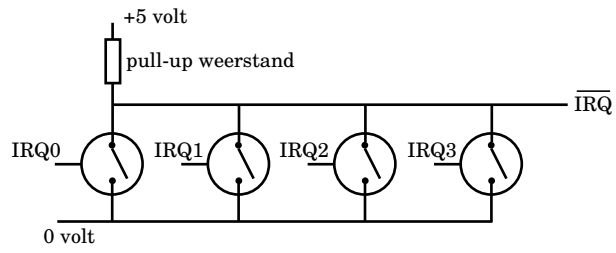
Figuur 7.48: Gebufferde input met statusregister van één bit.



Figuur 7.49: Interrupt-mechanisme.

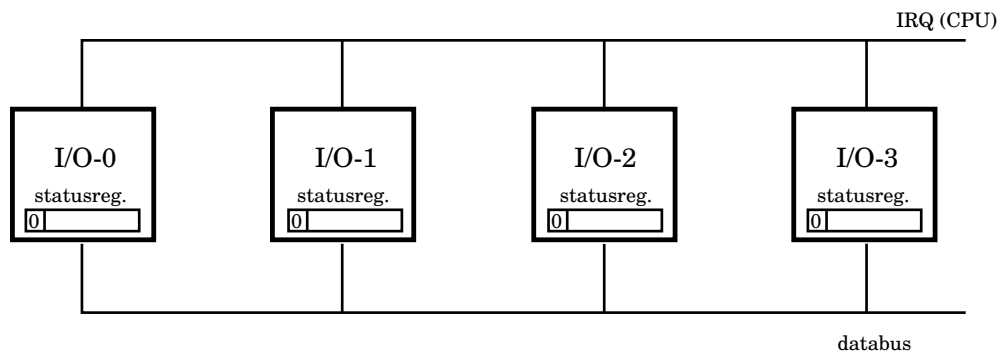


Figuur 7.50: Software interrupt.



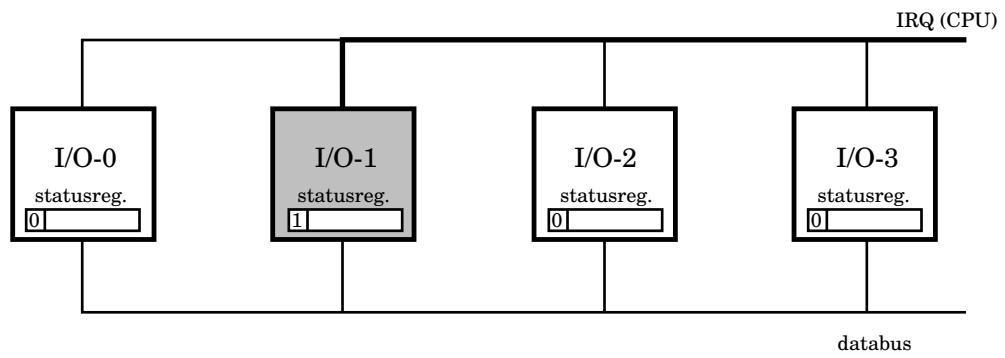
Figuur 7.51: Schematische voorstelling van open-collector-uitgangen.

Computersystemen en embedded systemen (LvM)



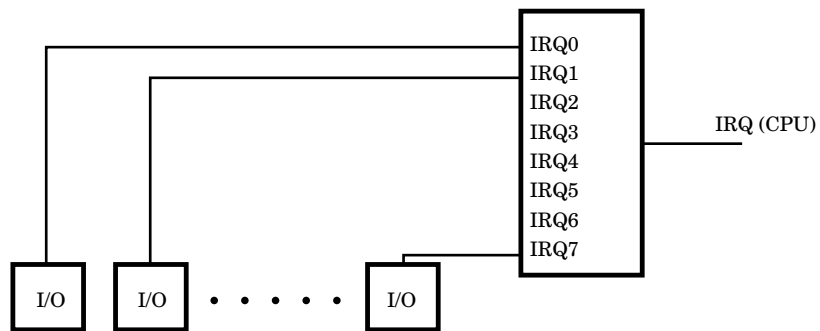
Figuur 7.52: Meer devices op een interrupt-lijn.

Computersystemen en embedded systemen (LvM)



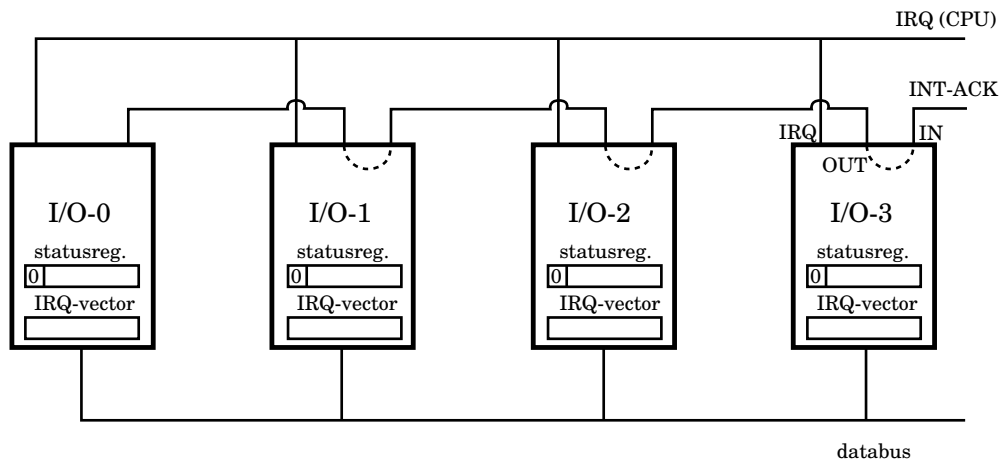
Figuur 7.53: Interrupt-lijn is geactiveerd.

Computersystemen en embedded systemen (LvM)

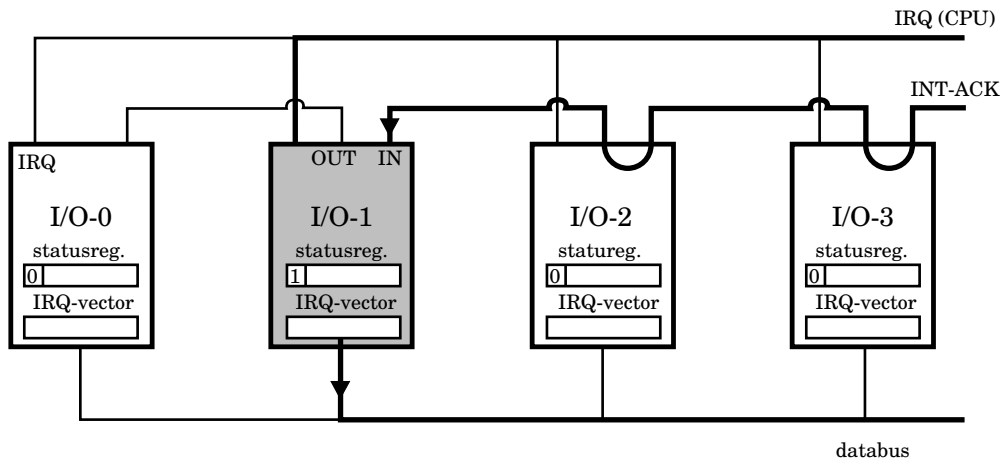


Figuur 7.54: Interrupt controller.

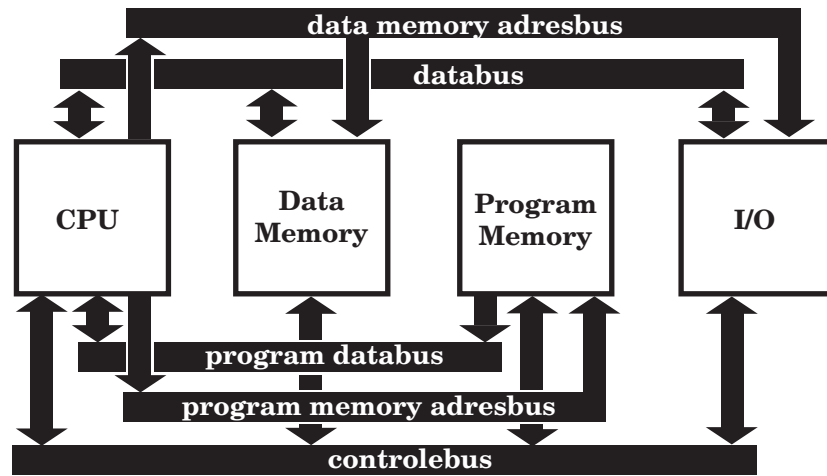
Computersystemen en embedded systemen (LvM)



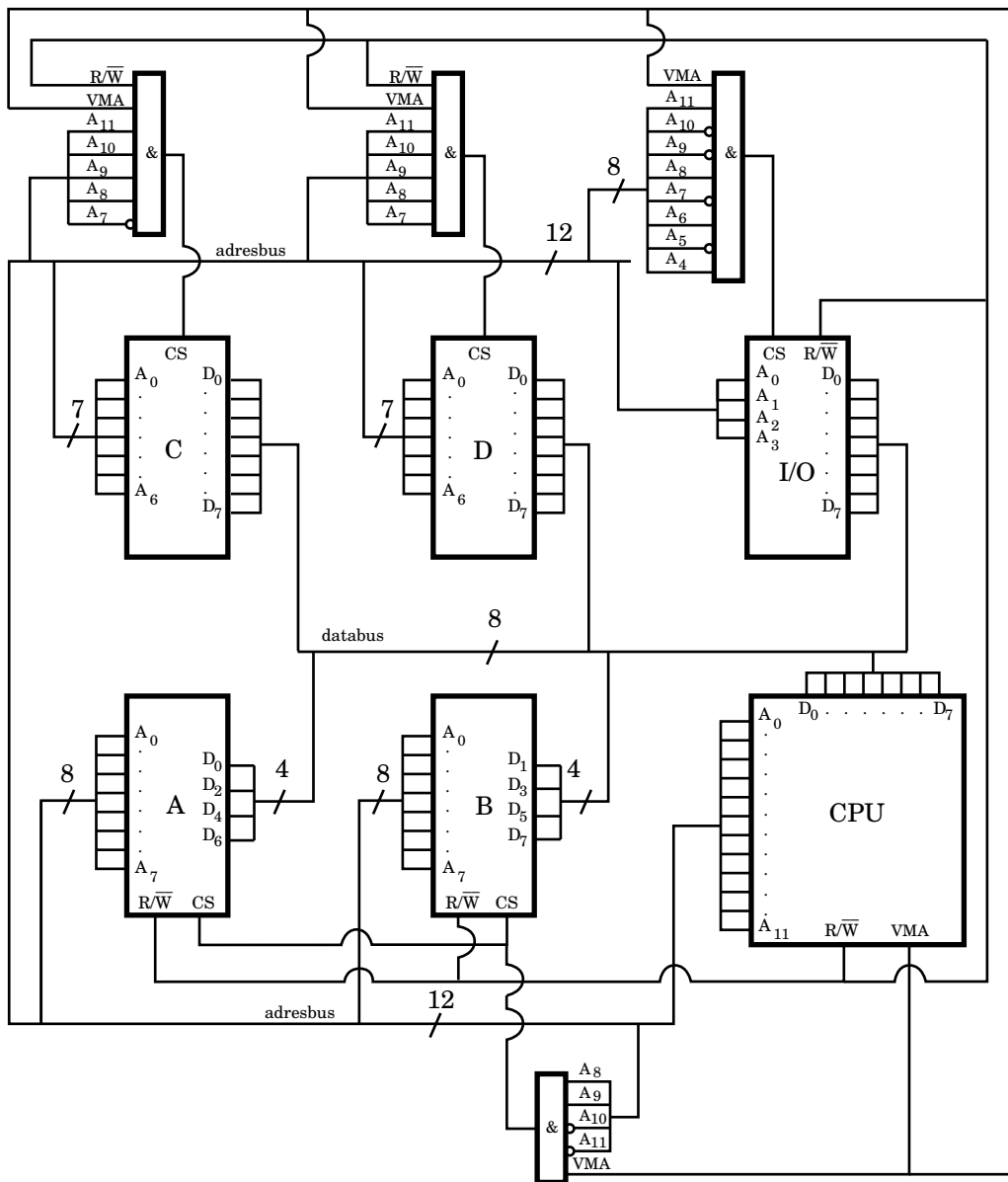
Figuur 7.55: Daisy chain in rust.



Figuur 7.56: Daisy chain in werking.



Figuur 7.57: Harvard-architectuur.



Figuur 7.58: Schema van een eenvoudig computersysteem.